

實驗十二 EMOSFET 電路

12-1 前言：

不同於前幾章所介紹的雙極性電晶體(BJT)是以電流來控制電晶體的行為，本章所介紹的場效電晶體(FET)是以電壓來控制電晶體的行為(兩種電晶體的比較如表 12-1 所示)。一般而言，先前以 BJT 所實現的電路均可以 FET 來實現。值得注意的是，FET 的特點在於開/關速度快與高輸入阻抗，但其特性曲線之線性度較 BJT 差。因此，使用者需依照實際需求選擇適當的電晶體來實現所需之電路。此外，由於 FET 種類很多，本章僅以增強型金屬氧化半導體場效電晶體(E-MOSFET)為例，說明其基本原理與常用電路。

表 12-1 FET 與 BJT 的比較

	advantage	Amplifier application
FET	1. Fast turn on/off 2. High input impedance	1. Used for class-A, -B, -C, -D 2. Good for amplifying pulse
BJT	1. Higher gain 2. More linear characteristics	1. Usually used for class -A, -B, -C 2. Good for linear operation

12-2 基本原理：

N通道 E-MOSFET 結構與原理

(1) 原理：

在學習 FET 時，首先記得將 BJT 的 Base(B), Collector(C), Emitter(E)三極換成對應的 Gate(G), Drain(D), Source(S)三極。以 MOSFET 為例，其元件符號及各腳位如圖 12-1 所示，而 N 通道 E-MOSFET 的結構可如圖 12-2 所示。其中，Gate 與 P-type 半導體間以絕緣的氧化物隔開，而兩 N-type 半導體間也以 P-type 半導體隔開。換言之，E-MOSFET 在正常時是處於斷路的狀態。然而，當在 Gate 端加上電壓 V_{GG} 使其與 Source 極之電位差 V_{GS} 足夠大時(亦即超過閾值 $V_{GS(th)}$)，則吸引 P-type 半導體中的電子並與 N-type 半導體形成一 N 通道。此時若在 Drain 極加上電

壓 V_{DD} ，則因電位差 V_{DS} 將可使電子流經此 N 通道(亦即此電晶體導通)。

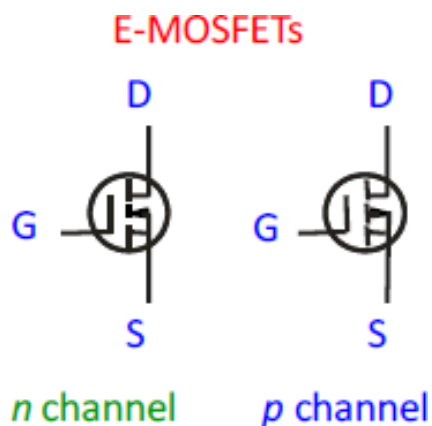


圖 12-1 E-MOSFET 元件符號。

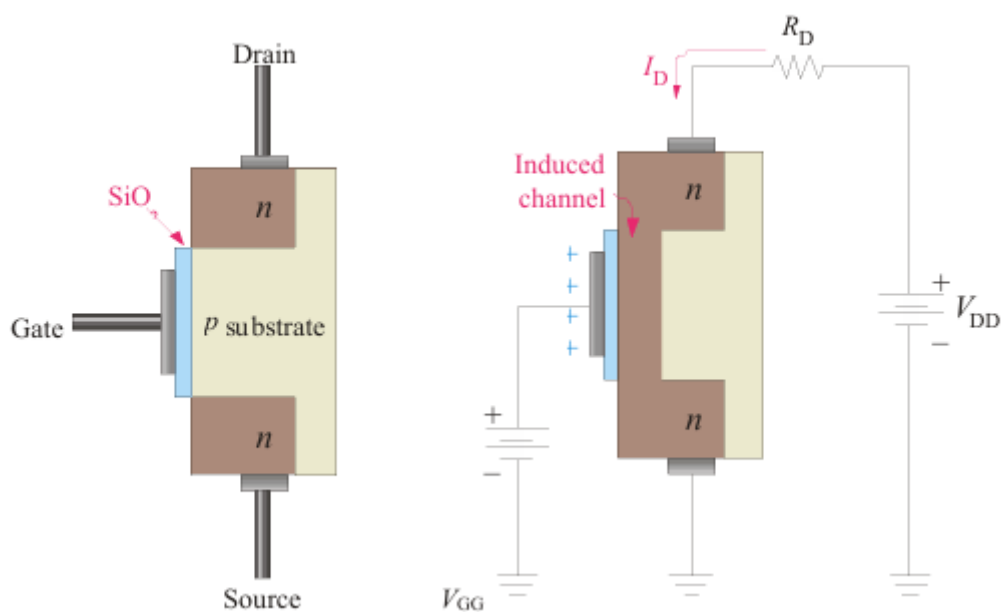


圖 12-2 N 通道 E-MOSFET 結構與導通示意圖(註: 若為 P 通道 E-MOSFET，則圖中 P-type 半導體與 N-type 半導體位置互換，其餘不變)。

(2) 特性曲線:

N 通道 E-MOSFET 的特性曲線如圖 12-3 所示，且此特性曲線滿足，

$$I_D = K(V_{GS} - V_{GS(th)})^2$$

其中，常數 K 需藉由規格表的導通狀態電流 $I_{D(on)}$ 及其測試時之 V_{GS} 條件求得。以 2N7000 為例，其 $V_{GS(th)}=2.1V$ ，且 $V_{GS}=4.5V$ 時之 $I_{D(on)}=600mA$ ，因此 $K=0.6/(4.5-2.1)^2 (A/V^2)$ 。

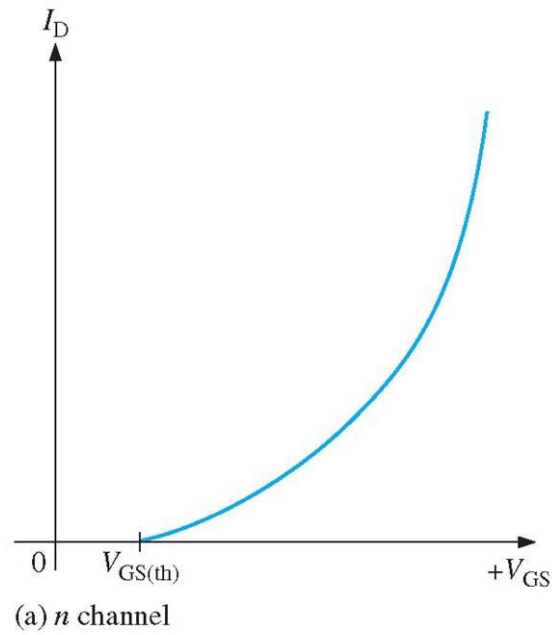


圖 12-3 N 通道 E-MOSFET 特性曲線。

N 通道 E-MOSFET 常用電路分析

- (1) 分壓式偏壓電路為了使 E-MOSFET 於一個合適的操作點(亦即 Q -point)工作，我們需將 E-MOSFET 施以一偏壓(如圖 12-4 所示)。其中，各項重要電壓與電流之關係可以下面三式求得。

$$V_{GS} = \left(\frac{R_2}{R_1 + R_2} \right) V_{DD}$$

$$I_D = K(V_{GS} - V_{GS(th)})^2$$

$$V_{DS} = V_{DD} - I_D R_D$$

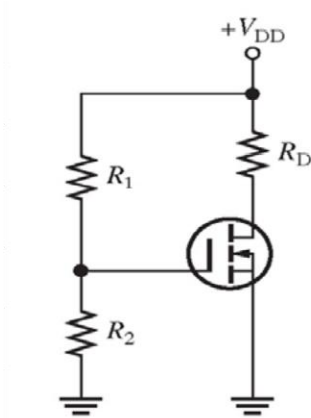


圖 12-4 N 通道 E-MOSFET 分壓式偏壓電路。

- (2) 共源極放大器(common-source amplifier)

(2.1) FET 等效電路

在分析共源極放大電路前，我們必須先了解 FET 的等效模型。如圖 12-5 所示，當在 D-極之等效 AC-電阻為 R_d 時，則輸出/輸入訊號的放大關係 A_V 可如下表示，

$$\begin{aligned} A_V &\cong \frac{V_{out}}{V_{in}} = \frac{V_{ds}}{V_{gs}} \\ &= \frac{I_d R_d}{I_d / g_m} = g_m R_d \end{aligned}$$

其中， g_m (有時以 g_{FS} 來代表)為 FET 的電導(transconductance)，單位為 S(siemens)，可從規格表查得特定測試條件(i.e., 特定之 V_{DS} 與 I_D)下所對應的值。然而，若實際操作條件與規格表之測試條件相差太大，則須計算求得(請見下節範例(一)之說明)。

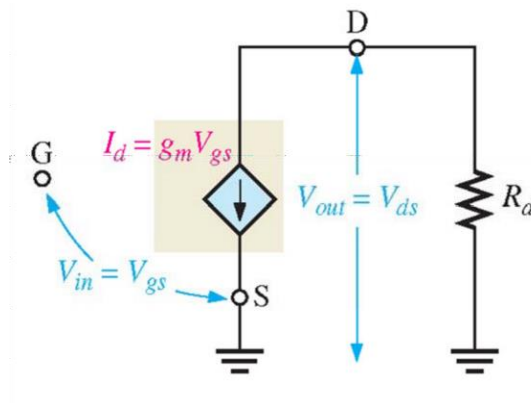


圖12-5 FET 的簡化模型及其輸出/輸入訊號關係。

(2.2) 共源極放大器電路分析

瞭解 FET 的等效模型後，我們可以對圖 12-6 所示的共源極放大器作以下分析：

DC-電路分析：

類似前述偏壓電路分析，操作點 Q 的決定如下。

$$\begin{cases} V_{GS} = \left(\frac{R_2}{R_1 + R_2} \right) V_{DD}, \\ I_D = K(V_{GS} - V_{GS(th)})^2, \\ V_{DS} = V_{DD} - I_D R_D. \end{cases} \quad (1)$$

$$V_S = I_D R_S, \quad (2)$$

$$V_{GS} = V_G - V_S \quad (3)$$

由式(1)~(3)可得，

$$I_D = K[V_G - I_D R_S - V_{GS(th)}]^2 \quad (4)$$

換言之，此時操作點 Q 的電流 I_D 須由式(4)所示之二次式求得，求得後帶入式(2)及式(3)可得操作點 Q 的電壓差 V_{GS} 。

範例(一): 依操作點 Q 來計算 g_m

當操作點 Q 與規格表所列之測試條件相差太大時， g_m 可如下求得。

將式(1)之 I_D 對 V_{GS} 取偏微分得到，

$$\frac{\partial I_D}{\partial V_{GS}} = K(2V_{GS} - 2V_{GS(th)})$$

將式(3)所得之操作點 Q 所對應之 V_{GSQ} 代入上式即為所求。

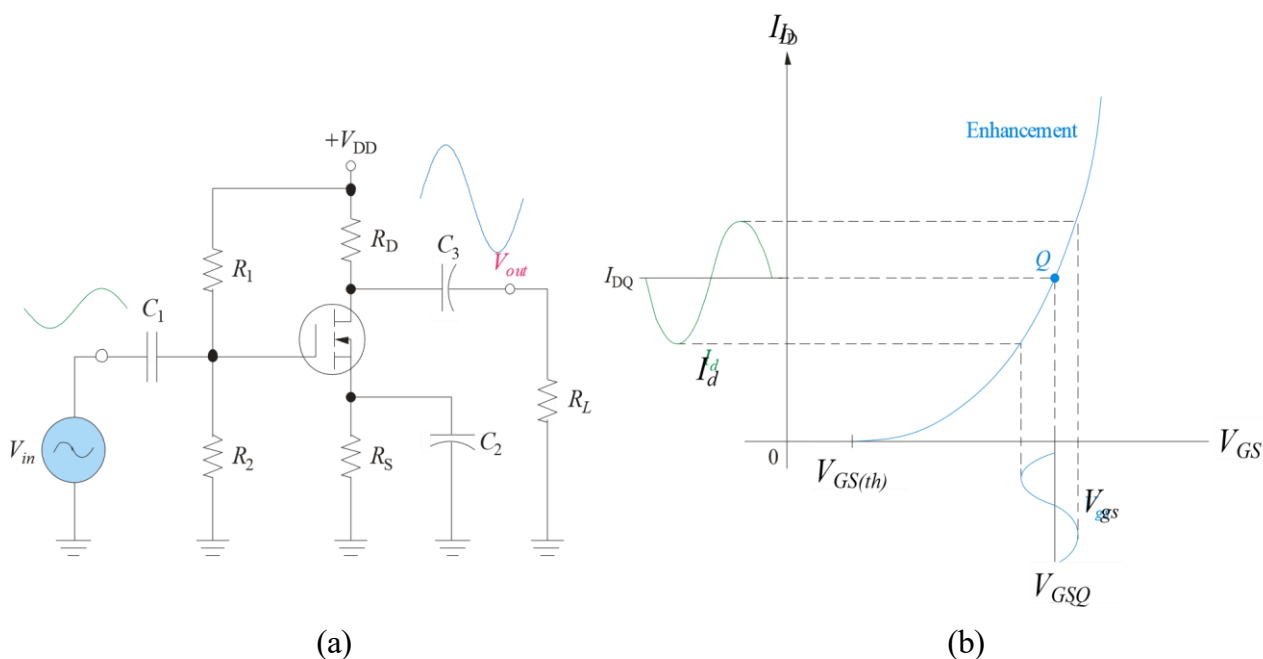


圖 12-6 N 通道 E-MOSFET 的共源極放大器電路(a)與其輸出訊號在操作點 Q 的電壓/電流關係(b)。

AC-電路分析:

類似實驗十二的 AC 接地觀念，輸入電阻 R_{in} 可表示為，

$$\begin{cases} R_{in} = R_1 || R_2 || R_{IN(gate)}, \\ R_{IN(gate)} = V_{GS} / I_{GSS} \end{cases} \quad (5)$$

其中， I_{GSS} 為閘極的洩漏電流(gate-body leakage)，可由規格表查得。而其放大訊號放大 A_V 為，

$$\begin{cases} A_V \cong \frac{V_{out}}{V_{in}} = g_m R_d, \\ R_d = R_D || R_L \end{cases} \quad (6)$$

頻率響應分析:

C_1 ， C_2 ， C_3 三個電容影響放大器低頻時的響應，以及內電容 C_{gs} ， C_{gd} ， C_{ds} 影響放大器高頻時的響應。茲將各電容之影響說明如下。

(a) 輸入耦合電容 C_1

輸入耦合電容 C_1 將使輸入端形成一高通濾波器，其轉角頻率 $f_{cl(input)}$ 可表示為，

$$f_{cl(input)} = \frac{1}{2\pi R_{in} C_1}$$

$$R_{in} = R_1 || R_2 || R_{IN(gate)}$$

(b) 輸出耦合電容 C_3

輸出耦合電容 C_3 將使輸出端形成一高通濾波器，其轉角頻率 $f_{cl(output)}$ 可表示為，

$$f_{cl(output)} = \frac{1}{2\pi (R_D + R_L) C_3}$$

(c) 旁路(bypass)電容 C_2

旁路電容 C_2 在高頻時如同短路，只有在低頻時影響放大器的響應其轉角頻率 $f_{cl(bypass)}$ 可以數值解求得；方法如下：

將圖 12-6(a)以 AC-電路分析可知，當考慮電容 C_2 的阻抗 Z_{C2} 影響時，訊號放大率 A_V 可表示為，

$$A_V = \frac{V_{ds} + V_s}{V_{gs} + V_s} = \frac{|I_d R_d + I_d (R_s || Z_{C2})|}{|\frac{I_d}{g_m} + I_d (R_s || Z_{C2})|}$$

$$= g_m \left| \left(\frac{R_d + \frac{R_s}{1 + j\omega R_s C_2}}{1 + \frac{g_m R_s}{1 + j\omega R_s C_2}} \right) \right| \quad (7)$$

$$R_d = R_D \parallel R_L ; \omega = 2\pi f_{cl(bypass)}.$$

由於理想之放大率為式(6)所示的 $g_m R_d$ ，換言之轉角頻率 $f_{cl(bypass)}$ 發生在使式(7)等於 $g_m R_d / \sqrt{2}$ 的解。

(d) 內電容 C_{gs} ， C_{gd} ， C_{ds} 對放大器高頻響應的影響利用米勒定理(Miller's theorem)，圖12-6 的AC 電路分析如圖12-7 所示。其中米勒等效輸入電容($C_{in(miller)}$)與米勒等效輸出電容($C_{out(miller)}$)可表示為，

$$C_{in(Miller)} = C_{gd}(A_v + 1)$$

$$C_{out(Miller)} = C_{gd} \left(\frac{A_v + 1}{A_v} \right) \approx C_{gd}$$

註：一般在規格表裏我們只能查到 $C_{iss}(\text{input capacitance})$ ， $C_{rss}(\text{reverse transfer capacitance})$ ， $C_{oss}(\text{output capacitance})$ 。因此要得到 C_{gs} ， C_{gd} ， C_{ds} 的值需以下面關係求得：

$$C_{gd} = C_{rss}$$

$$C_{gs} = C_{iss} - C_{rss}$$

$$C_{ds} = C_{oss} - C_{rss}$$

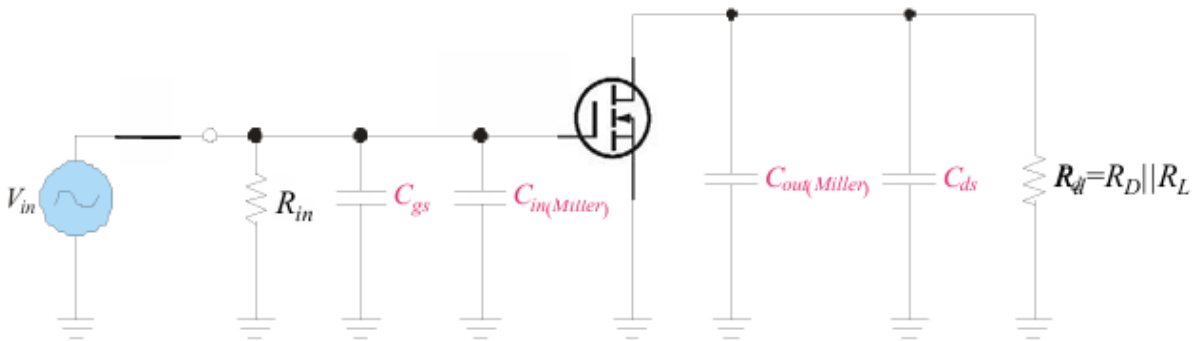


圖 12-7 將圖 12-6 之放大器考慮內電容的米勒等效 AC 電路。

(d1) 輸入端低通濾波效應

由圖 12-7 可得輸入端將產生一個低通濾波器，其轉角頻率 $f_{cu(input)}$ 可表示為，

$$f_{cu(input)} = \frac{1}{2\pi R_{in}(C_{gs} + C_{in(Miller)})} \quad (8)$$

$$R_{in} = R_1 || R_2 || R_{IN(gate)}$$

(d2) 輸出端低通濾波效應

由圖 12-7 可得輸出端將產生一個低通濾波器，其轉角頻率 $f_{cu(output)}$ 可表示為，

$$f_{cu(output)} = \frac{1}{2\pi(R_{in} || R_L)(C_{out(Miller)} + C_{ds})} \quad (9)$$

(3) 類比開關(analog switch) 電路

如圖 12-8 所示，將輸入訊號 V_{in} 連接在 D-極，則當 $V_G=0V$ 時，訊號無法通過。若要讓訊號通過，則需於 G-極施以電壓 V_G ，並滿足，

$$V_{GS} = V_G - V_{out,peak} \geq V_{GS(th)} \quad (10)$$

其中， $V_{out, peak}$ 為輸入(輸出)訊號的峰值。

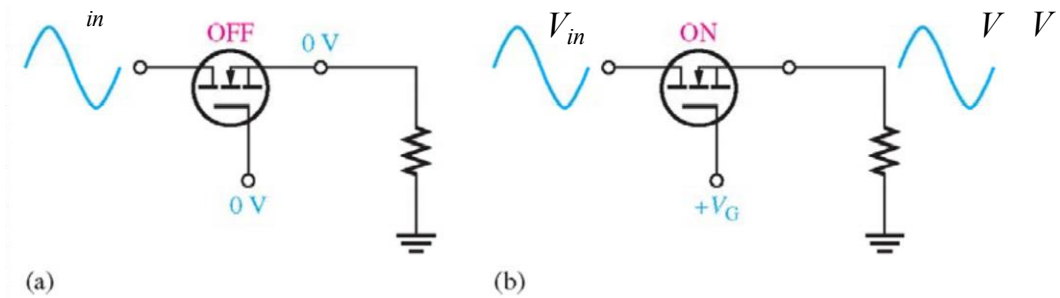


圖 12-8 E-MOSFET 類比開關工作原理。

(4) 數位開關(digital switch) 電路

如圖 12-9 為利用 E-MOSFET 實現數位開關的一個例子。當 $V_G > V_{GS(th)}$ 時，E-MOSFET 開啟，所以 LED 燈可亮；分析如下：

$$I_{D1} = \frac{V_{DD} - V_{DS(on)}}{R_D + R_{D1}} \quad (11)$$

註： $V_{DS(on)}$ 為 D -極與 S -極導通時之端電壓 (*drain-source on voltage*)，以理想模型分析時設為 $0V$ ，若查規格表可得較接近真實的值 (一般小於 $1V$)。

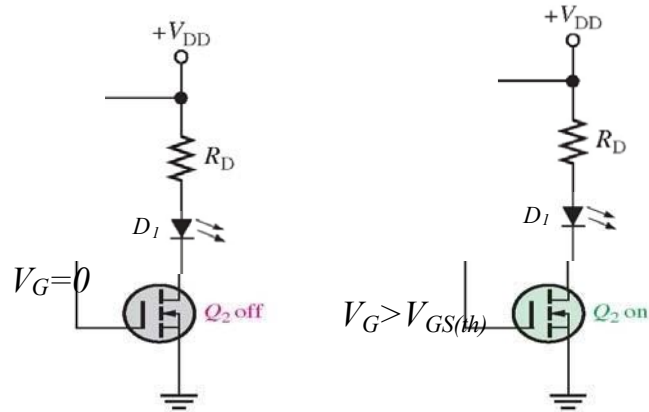


圖 12-9 E-MOSFET 數位開關工作原理。

12-3 實驗步驟

由於 MOSFET 非常脆弱，進行本章所有實驗時請切記以下幾點：

1. 拿取 MOSFET 前先將手上靜電導掉。
2. 當電源開啟時，不要移除 MOSFET 或電路裏任何其他元件。
3. 一般使用時先將 DC 電源開啟才可通訊號至 MOSFET (亦即 D -極和 S -極需先連接 DC 電源和大地後， G -極才可連接訊號)。

實驗一：共源極放大器

1. 連接如圖 12-6 所示之放大器；各元件表 12-3-1 所示。

表 12-3-1 實驗一電路元件

元件 or 符號	規格	型號
Q		2N7000 (或 BS170)
V_{in}	50mV _{pp} (AC-訊號)	
V_{DD}	15V	
C_1	0.01 μF	
C_2	100 μF	
C_3	10 μF	
R_1	4.7M Ω	

R_2	820K Ω	
R_s	1K Ω	
R_D	3.3K Ω	
R_L	33K Ω	

2. 以理論分析並完成下表。

表 12-3-2

電壓增益	高通轉角 頻	高通轉角 頻	高通轉角 頻	低通轉角 頻	低通轉角 頻
$\left\{ \begin{array}{l} A_v \cong \frac{V_{out}}{V_{in}} = g_m R_d^* \\ R_d = R_D R_L \end{array} \right.$	$f_{cl(input)}$	$f_{cl(output)}$	$f_{cl(bypass)**}$	$f_{cu(input)}$	$f_{cu(output)}$

* g_m 請依範例(一)求出

**利用式(7)帶入不同之頻率並作圖，由圖中找出近似的解。

3. 設定產波器 $V_s=50mV_{pp}$ ，調整 V_s 的頻率逐漸增加(10Hz, 1KHz, 100KHz, 10MHz)，以示波器觀察記錄你的輸入與輸出圖形。

實驗二: 類比開關電路

1. 連接一個如圖 12-8 之類比開關電路，各元件表 12-3-3 所示。

表 12-3-3 實驗二電路元件

元件 or 符號	規格	型號
Q		2N7000 (或 BS170)
V_G	5V-DC	
V_{in}	自行求解此 AC 訊號	
R	1K Ω	

2. 以查表/理論分析此差動放大器並完成下表。

表 12-3-4

閘極門檻電壓 $V_{GS(th)}$	$V_G=5V$ 時可通過 之最大 AC 輸入 Max. $V_{in,pp}$

3. 連接 $V_G=0V$ 後，設定產波器產生 500mV，1KHZ 的 sine 波輸入訊號 V_{in} 。逐漸增大 V_G ，並記錄當 V_G 多大時(即 $V_{GS(th)}$)輸出訊號與輸入訊號相同？
4. 連接 $V_G=5V$ 後，設定產波器產生 1KHZ 的 sine 波輸入訊號 V_{in} (振幅由 100mV 逐漸增大)。以示波器觀察輸入/輸出訊號，並記錄當 V_{in} 為多大時輸出訊號被裁切(cut)；與你計算的 Max. $V_{in,pp}$ 接近嗎？

實驗三: 數位開關電路

1. 連接一個如圖 12-9 之數位開關電路，各元件表 12-3-5 所示。

表 12-3-5 實驗三電路元件

元件 or 符號	規格	型號
Q		2N7000 (或 BS170)
V_G	自行求解此 DC 電壓	
V_{DD}	5V	
R_D	180 Ω	
D_I	LED	

表 12-3-6

閘極門檻電壓 $V_{GS(th)}$	D -極與 S -極導通 時之端電壓 $V_{DS(on)}$	電晶體導通時過 LED 的電流 I_{DI}^*

*LED 電阻以 100 Ω 來粗估。

3. 逐漸增加 V_G 並以觀察何時 LED 燈可亮；記錄 a. 此時的 V_G 並與規格表所標示的 $V_{GS(th)}$ 比較看看差多少，b. 量測並記錄此時的 I_{D1} ， R_{D1} ， $V_{DS(on)}$ ；與你查表/分析的結果接近嗎？

12-4 預習報告依基本原理計算理論值並完成表12-3-2，表12-3-4，表12-3-6。

12-5 思考問題

1. 以規格表的內容，或特性曲線來說明你是否同意表12-1中對於FET 與 BJT 所列出的優點。

附錄(一)

實驗十二-1 BOM

元件名稱	規格	型號	數量
場效電晶體 N-Channel		2N7000 (或 BS170)	1
電容	0.01 μ F		1
電解電容	100 μ F		1
電解電容	10 μ F		1
電阻	4.7M Ω		1
電阻	820K Ω		1
電阻	1K Ω		1
電阻	3.3K Ω		1
電阻	33K Ω		1

實驗十二-2 BOM

元件名稱	規格	型號	數量
場效電晶體 N-Channel		2N7000 (或 BS170)	1
電阻	1K Ω		1

實驗十二-3 BOM

元件名稱	規格	型號	數量
場效電晶體 N-Channel		2N7000 (或 BS170)	1
電阻	180Ω		1
LED			1

附錄(二)

實驗十二-BOM

元件名稱	規格	型號	數量
場效電晶體 N-Channel		2N7000 (或 BS170)	1
電容	0.01μF		1
電解電容	100μF		1
電解電容	10μF		1
電阻	4.7MΩ		1
電阻	820KΩ		1
電阻	1KΩ		1
電阻	3.3KΩ		1
電阻	33KΩ		1
電阻	180Ω		1
LED			1